

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2017-175004
(P2017-175004A)

(43) 公開日 平成29年9月28日(2017.9.28)

(51) Int.Cl.			F I			テーマコード (参考)		
HO 1 L	27/14	(2006.01)	HO 1 L	27/14		D	4 C 1 6 1	
HO 4 N	5/335	(2011.01)	HO 4 N	5/335			4 M 1 1 8	
HO 4 N	5/369	(2011.01)	HO 4 N	5/335	6 9 0		5 C 0 2 4	
HO 4 N	5/225	(2006.01)	HO 4 N	5/225		D	5 C 1 2 2	
A 6 1 B	1/00	(2006.01)	A 6 1 B	1/00	3 2 0 B			

審査請求 未請求 請求項の数 16 O L (全 21 頁)

(21) 出願番号 特願2016-60343 (P2016-60343)
(22) 出願日 平成28年3月24日 (2016. 3. 24)

(71) 出願人 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100121131
弁理士 西川 孝
(74) 代理人 100082131
弁理士 稲本 義雄
(72) 発明者 榊田 佳明
東京都港区港南1丁目7番1号 ソニー株式会社内
Fターム(参考) 4C161 DD07 FF14 HH55 PP04
4M118 AA10 AB01 BA09 CA02 GA02
GB01 GB11 GC08 GC14 GD04
HA02 HA09 HA23 HA30 HA31

最終頁に続く

(54) 【発明の名称】 チップサイズパッケージ、製造方法、電子機器、および内視鏡

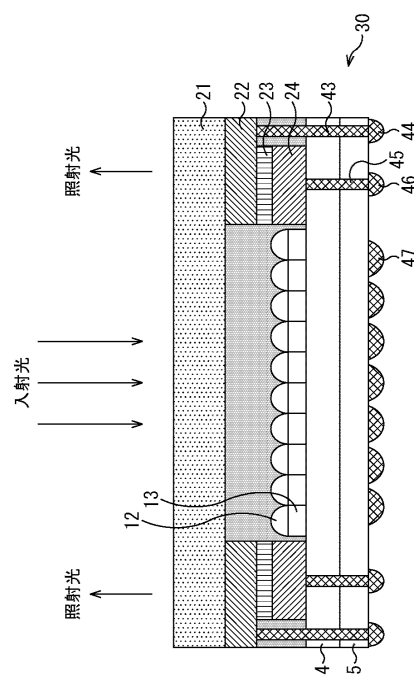
(57) 【要約】

【課題】 固体撮像素子と発光素子とが一体化されている小型のチップサイズパッケージを実現する。

【解決手段】 本開示の一側面であるチップサイズパッケージは、入射光に応じた画素信号を生成する固体撮像素子と、電圧印可された電圧に応じて照射光を出力する発光素子とを備え、前記固体撮像素子と前記発光素子とが一体化されている。本開示は、例えば、小型電子機器や医療用内視鏡などに適用できる。

【選択図】 図3

FIG. 3



【特許請求の範囲】

【請求項 1】

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
を備え、
前記固体撮像素子と前記発光素子が一体化されている
チップサイズパッケージ。

【請求項 2】

前記固体撮像素子は、
光電変換を行う画素アレイが形成されている第 1 層と、
前記画素アレイによって変換された画素信号を処理する信号処理回路および I/O 回路
が少なくも形成されている第 2 層と
が積層されており、
前記第 2 層に形成されている前記信号処理回路および前記 I/O 回路は、前記画素アレイ
が占める領域から横方向にはみ出すことなく配置されている
請求項 1 に記載のチップサイズパッケージ。

10

【請求項 3】

前記発光素子は、サファイアガラスを支持基板として形成されている
請求項 2 に記載のチップサイズパッケージ。

【請求項 4】

前記サファイアガラスは、前記固体撮像素子のカバーガラスを兼ねる
請求項 3 に記載のチップサイズパッケージ。

20

【請求項 5】

複数の前記発光素子が形成されている第 1 基板と、複数の前記固体撮像素子が形成され
ている第 2 基板とが WCSP 製法によって貼り合わせた後に個片化されている
請求項 2 に記載のチップサイズパッケージ。

【請求項 6】

複数の前記発光素子が形成されている基板に対して COW 製法によって複数の前記固体撮
像素子が載置された後に個片化されている
請求項 2 に記載のチップサイズパッケージ。

30

【請求項 7】

複数の前記発光素子が形成されている基板に対して COW 製法によって載置された前記固
体撮像素子は CSP 化されており、
前記 CSP 化されている固体撮像素子には、接続端子として半田ボールが形成されている
請求項 6 に記載のチップサイズパッケージ。

【請求項 8】

複数の前記発光素子が形成されている基板に対して COW 製法によって載置された前記固
体撮像素子には、接続端子としてワイヤが接続されている
請求項 6 に記載のチップサイズパッケージ。

【請求項 9】

複数の前記固体撮像素子が形成されている基板に対して COW 製法によって複数の前記発
光素子が載置された後に個片化されている
請求項 2 に記載のチップサイズパッケージ。

40

【請求項 10】

前記発光素子は、LED 素子またはレーザ素子である
請求項 2 に記載のチップサイズパッケージ。

【請求項 11】

前記サファイアガラスには、前記発光素子から出力された照射光の指向性を調整するモ
スアイ加工部が形成されている
請求項 2 に記載のチップサイズパッケージ。

50

【請求項 1 2】

前記発光素子と前記固体撮像素子との境には遮光壁が形成されている
請求項 2 に記載のチップサイズパッケージ。

【請求項 1 3】

前記発光素子と前記固体撮像素子との境に位置する前記サファイアガラスには、遮光溝が形成されている

請求項 2 に記載のチップサイズパッケージ。

【請求項 1 4】

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
を備え、前記固体撮像素子と前記発光素子が一体化されているチップサイズパッケージ
の製造方法において、

複数の前記固体撮像素子が形成されている第 2 基板にシール樹脂を塗布し、
前記シール樹脂を塗布した前記第 2 基板に対して、複数の前記発光素子が形成されてい
る第 1 基板をWCSP製法によって貼り合わせ、
貼り合わされている前記第 1 基板および前記第 2 基板を個片化する
製造方法。

10

【請求項 1 5】

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
が一体化されているチップサイズパッケージを
備える電子機器。

20

【請求項 1 6】

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
が一体化されているチップサイズパッケージを
備える内視鏡。

【発明の詳細な説明】

【技術分野】

【0001】

30

本開示は、チップサイズパッケージ、製造方法、電子機器、および内視鏡に関し、特に、CMOSなどの固体撮像素子とLEDなどの発光素子とを隣接して配置する場合に用いて好適なチップサイズパッケージ、製造方法、電子機器、および内視鏡に関する。

【背景技術】

【0002】

小型の電子機器に搭載するカメラでは、画像を撮像するためのCMOS等に代表される固体撮像素子と、被写体に光を照射するためのLEDに代表される発光素子とを隣接して配置されている必要がある。この要求を満たすために、固体撮像素子と発光素子との一体化が望まれており、様々な組み合わせ方法が提案されている（例えば、特許文献 1 参照）。

【先行技術文献】

40

【特許文献】

【0003】

【特許文献 1】特開 2 0 0 4 - 1 0 9 5 1 6 号公報

【発明の概要】

【発明が解決しようとする課題】

【0004】

固体撮像素子と発光素子とを一体化する場合、従来のウェハプロセス(Wafer Process)では、固体撮像素子のモジュールと発光素子のモジュールとを組み合わせることになるので、一体化されたモジュール全体のサイズを小型化することが困難であった。また、ウェハプロセスでは、固体撮像素子のモジュールを作る工程と発光素子のモジュールを作る工

50

程と両者を組み合わせる工程が必要となるので、工程が煩雑であった。

【0005】

本開示はこのような状況に鑑みてなされたものであり、固体撮像素子と発光素子とが一体化されている小型のチップサイズパッケージを実現できるようにするものである。

【課題を解決するための手段】

【0006】

本開示の第1の側面であるチップサイズパッケージは、入射光に応じた画素信号を生成する固体撮像素子と、電圧印可された電圧に応じて照射光を出力する発光素子とを備え、前記固体撮像素子と前記発光素子が一体化されている。

【0007】

前記固体撮像素子は、光電変換を行う画素アレイが形成されている第1層と、前記画素アレイによって変換された画素信号を処理する信号処理回路およびI/O回路が少なくとも形成されている第2層とが積層されており、前記第2層に形成されている前記信号処理回路および前記I/O回路は、前記画素アレイが占める領域から横方向にはみ出すことなく配置されているようにすることができる。

【0008】

前記発光素子は、サファイアガラスを支持基板として形成されているようにすることができる。

【0009】

前記サファイアガラスは、前記固体撮像素子のカバーガラスを兼ねるようにすることができる。

【0010】

本開示の第1の側面であるチップサイズパッケージは、複数の前記発光素子が形成されている第1基板と、複数の前記固体撮像素子が形成されている第2基板とがWCSP製法によって貼り合わせた後に個片化されているようにすることができる。

【0011】

本開示の第1の側面であるチップサイズパッケージは、数の前記発光素子が形成されている基板に対してCOW製法によって複数の前記固体撮像素子が載置された後に個片化されているようにすることができる。

【0012】

複数の前記発光素子が形成されている基板に対してCOW製法によって載置された前記固体撮像素子はCSP化されており、前記CSP化されている固体撮像素子には、接続端子として半田ボールが形成されているようにすることができる。

【0013】

複数の前記発光素子が形成されている基板に対してCOW製法によって載置された前記固体撮像素子には、接続端子としてワイヤが接続されているようにすることができる。

【0014】

本開示の第1の側面であるチップサイズパッケージは、複数の前記固体撮像素子が形成されている基板に対してCOW製法によって複数の前記発光素子が載置された後に個片化されているようにすることができる。

【0015】

前記発光素子は、LED素子またはレーザ素子とすることができる。

【0016】

前記サファイアガラスには、前記発光素子から出力された照射光の指向性を調整するモスアイ加工部が形成されているようにすることができる。

【0017】

前記発光素子と前記固体撮像素子との境には遮光壁が形成されているようにすることができる。

【0018】

前記発光素子と前記固体撮像素子との境に位置する前記サファイアガラスには、遮光溝

10

20

30

40

50

が形成されているようにすることができる。

【0019】

本開示の第2の側面である製造方法は、入射光に応じた画素信号を生成する固体撮像素子と、電圧印可された電圧に応じて照射光を出力する発光素子とを備え、前記固体撮像素子と前記発光素子が一体化されているチップサイズパッケージの製造方法において、複数の前記固体撮像素子が形成されている第2基板にシール樹脂を塗布し、前記シール樹脂を塗布した前記第2基板に対して、複数の前記発光素子が形成されている第1基板をWCSP製法によって貼り合わせ、貼り合わされている前記第1基板および前記第2基板を個片化する。

【0020】

本開示の第3の側面である電子機器は、入射光に応じた画素信号を生成する固体撮像素子と、電圧印可された電圧に応じて照射光を出力する発光素子とが一体化されているチップサイズパッケージを備える。

【0021】

本開示の第4の側面である内視鏡は、入射光に応じた画素信号を生成する固体撮像素子と、電圧印可された電圧に応じて照射光を出力する発光素子とが一体化されているチップサイズパッケージを備える。

【発明の効果】

【0022】

本開示の第1乃至4の側面によれば、小型のチップサイズパッケージ（以下、CSPとも略称する）を実現できる。

【図面の簡単な説明】

【0023】

【図1】固体撮像素子の一般的な構成例を示す断面図である。

【図2】発光素子の一般的な構成例を示す断面図である。

【図3】第1の実施の形態であるCSPの構成例を示す断面図である。

【図4】第1の実施の形態であるCSPの製造工程を説明するための図である。

【図5】第2の実施の形態であるCSPの構成例を示す断面図である。

【図6】第2の実施の形態であるCSPの製造工程を説明するための図である。

【図7】第3の実施の形態であるCSPの構成例を示す断面図である。

【図8】第3の実施の形態であるCSPの製造工程を説明するための図である。

【図9】第4の実施の形態であるCSPの構成例を示す断面図である。

【図10】第4の実施の形態であるCSPの製造工程を説明するための図である。

【図11】第5の実施の形態であるCSPの構成例を示す断面図である。

【図12】第6の実施の形態であるCSPの構成例を示す断面図である。

【図13】第7の実施の形態であるCSPの構成例を示す断面図である。

【図14】第8の実施の形態であるCSPの構成例を示す断面図である。

【図15】第1乃至第8の実施の形態を適用したカプセル型内視鏡を含む体内情報取得システムの構成例を示すブロック図である。

【図16】第1乃至第8の実施の形態のその他の適用例を示す図である。

【発明を実施するための形態】

【0024】

以下、本開示を実施するための最良の形態（以下、実施の形態と称する）について、図面を参照しながら詳細に説明する。

【0025】

<一体化する前の固体撮像素子の構成例>

図1は、一体化する前の固体撮像素子の一般的な構成例を示す断面図である。

【0026】

この固体撮像素子10は、光の入射側から順に、カバーガラス11、オンチップレンズ12、カラーフィルタ13、PD（フォトダイオード）層14、配線層15、および半田

10

20

30

40

50

ボール 16 から構成される。

【0027】

カバーガラス 11 は、通常、SiO₂ガラスを材料としており、製造工程において500乃至800 μmの厚さから300 μm程度にまで研磨される。ただし、カバーガラス 11 は、青色LED素子と一体化されるに際して省略される場合がある。

【0028】

オンチップレンズ 12 は、入射光をPD層 13 に集光する。カラーフィルタ 13 は、例えばR、G、Bの各色フィルタがベイア配列に従って配列されている。PD層 14 には、光電変換素子であるPDが形成されている。

【0029】

配線層 15 には、所定の信号処理回路や外部端子を取り出すためのI/O回路等が形成されている。配線層 15 に形成されている信号処理回路やI/O回路等は、上層側のPD層 13 に形成されている画素アレイが占める領域から横方向にはみ出すことなく配置されている。

【0030】

半田ボール 16 は、該固体撮像素子 10 が電子機器などに搭載される際の外部端子として設けられている。

【0031】

< 一体化する前の発光素子の構成例 >

図 2 は、一体化する前の発光素子の一例である青色LED素子の一般的な構成例を示す断面図である。

【0032】

この青色LED素子 20 は、サファイアガラス 21 を支持基板として、n層 22、発光層 23、p層 24 が積層されている。n層 22 および p層 24 の材料には、例えば、GaN、GaAs、SiC等を用いることができる。n層 22 および p層 24 には、それぞれワイヤボンダ用パッド 25 n、25 p が形成される。

【0033】

サファイアガラス (SiNガラス) 21 は、固体撮像素子 10 のカバーガラス 11 に用いられるSiO₂ガラスに比較して高い強度を有しており、製造工程において70 μm程度まで研磨される。

【0034】

青色LED素子 20 においては、n側ワイヤボンダ用パッド 25 n および p側ワイヤボンダ用パッド 25 p から電圧を印可することにより、発光層 23 から青色光が出力される。なお、青色光の照射方向は、サファイアガラス 21 側またはその反対側のどちらにも調整可能である。

【0035】

< 第 1 の実施の形態 >

次に、図 3 は、本開示の第 1 の実施の形態である、WCSP (Wafer level Chip Size Package) 製法により固体撮像素子と青色LED素子とを一体化したチップサイズパッケージの構成例を示す断面図である。

【0036】

以下、CSPを構成する構成要素のうち、上述した固体撮像素子 10 および青色LED素子 20 と共通する構成要素には同一の符号を付しているため、その説明は適宜省略する。

【0037】

第 1 の実施の形態であるCSP 30 は、複数チップ分の固体撮像素子 10 が形成されている基板と、複数チップ分の青色LED素子 20 が形成されている基板とを貼り合わせるWCSP製法により製造したものである。

【0038】

CSP 30 は、青色LED素子 20 の構成要素であるサファイアガラス 21 を支持基板として形成されており、サファイアガラス 21 が固体撮像素子 10 のカバーガラスを兼ねるよう

10

20

30

40

50

に形成されている。

【0039】

SiO₂ガラスに比較して強度が高いサファイアガラス21を用いることにより、カバーガラスの薄膜化と、CSP30全体としての低背化（モジュール小型化）を実現できる。

【0040】

CSP30の固体撮像素子10は、半田ボール47を介して外部と接続される。CSP30の青色LED素子20に対しては、半田ボール44およびVIA（貫通電極）43、並びに半田ボール46およびVIA45を介して電圧が印可される。

【0041】

図4は、WCSP製法によるCSP30の製造工程を説明するための図である。

10

【0042】

最初の工程では、同図Aに示されるように、複数チップ分の青色LED素子20がスクライプ領域を設けて隣接して形成されている基板を用意する。次の工程では、同図Bに示されるように、該基板上的複数チップ分の青色LED素子20のうち、固体撮像素子10と一体化させるものを覆うように保護膜41を塗布するレジストパターンニングを行う。

【0043】

次の工程では、同図Cに示すように、保護膜41で覆われていない青色LED素子（n層22、発光層23、およびp層24）を削り取るエッチングを行い、その後、同図Dに示すように、保護膜41を除去する。

【0044】

20

このエッチングは、ドライエッチングまたはウェットエッチングのどちらでもよい。また、エッチングの代わりに、レーザリフトオフ製法を選択的に行うようにすれば、除去した青色LED素子を他の用途に転用することができる。

【0045】

上述した工程と並行し、同図Eに示されるように、複数チップ分の固体撮像素子10がスクライプ領域を設けて隣接して形成されている基板を用意する。ただし、この固体撮像素子10にはカバーガラス11および半田ボール16が形成されていないものとする。

【0046】

次の工程では、同図Fに示されるように、該固体撮像素子10側の基板の上にシール樹脂42を塗布し、同図Gに示されるように、該固体撮像素子10側の基板に対して青色LED素子20側の基板を、シール樹脂42に青色LED素子（n層22、発光層23、およびp層24）が埋没するように貼り合わせる。

30

【0047】

さらに、同図Hに示されるように、配線層15側から青色LED素子20のn層22およびp層24までVIA43、45を形成した後、配線層15の表面に半田ボール44、46を形成する。また、固体撮像素子10の底部にも半田ボール47を形成する。

【0048】

最後に、貼り合わされている両基板を個片化工程によって複数のCSP30に分断する。

【0049】

この個片化工程は、まず、サファイアガラス21を所望の厚さまで研削する。なお、既にサファイアガラス21が所望の厚さまで研磨されている場合にはこの工程を省略できる。次に、各CSP30の間のスクライプ領域を、配線層15側（図面下側）から順にサファイアガラス21までドライエッチング、レーザカッティング、またはダイシングによって切断する。なお、この切断は層毎に一旦止めてもよいし、連続して行ってもよい。また、配線層15側から順にp層24まで切断し、サファイアガラス21については、逆側（図面上側）から切断するようにしてもよい。さらに、サファイアガラス21の切断については、ダイヤモンドスクライプとブレーキングを採用してもよい。

40

【0050】

< 第2の実施の形態 >

次に、図5は、本開示の第2の実施の形態である、COW(Chip On Wafer)製法により固体

50

撮像素子と青色LED素子とを一体化したCSPの構成例を示す断面図である。

【0051】

第2の実施の形態であるCSP50は、複数チップ分の青色LED素子20が形成されている基板上に、CSP化されている固体撮像素子10を積載するCOW製法により製造したものである。

【0052】

CSP50は、青色LED素子20の構成要素であるサファイアガラス21を支持基板として形成されており、サファイアガラス21が固体撮像素子10のカバーガラスを兼ねるように形成されている。

【0053】

強度が高いサファイアガラス21を用いることにより、カバーガラスの薄膜化と、CSP50全体としての低背化（モジュール小型化）を実現できる。

【0054】

CSP50の固体撮像素子10は、半田ボール16を介して外部と接続される。CSP50の青色LED素子20に対しては、半田ボール61, 62を介して電圧が印可される。

【0055】

図6は、COW製法によるCSP50の製造工程を説明するための図である。

【0056】

最初の工程では、同図Aに示されるように、上述した図4A乃至図4Dの工程により得られる、固体撮像素子10と一体化させる青色LED素子だけを残した基板を用意する。

【0057】

上述した工程と並行し、同図Bに示されるように、CSP化されている固体撮像素子10を用意する。ただし、この固体撮像素子10はカバーガラス11が形成されていないものとする。

【0058】

次の工程では、同図Cに示されるように、青色LED素子20の基板上に、CSP化されている固体撮像素子10を載置して、青色LED素子20のn層22とp層24にそれぞれ接するように半田ボール61, 62を形成する。

【0059】

最後に、固体撮像素子10が載置された基板を個片化工程によって複数のCSP50に分割する。この個片化工程については、上述したCSP30の場合と同様であるので、その説明は省略する。

【0060】

<第3の実施の形態>

次に、図7は、本開示の第3の実施の形態である、COW製法により固体撮像素子と青色LED素子とを一体化したCSPの構成例を示す断面図である。

【0061】

第3の実施の形態であるCSP70は、複数チップ分の青色LED素子20が形成されている基板上に、パッケージ化されていない固体撮像素子10のチップを積載するCOW製法により製造したものである。

【0062】

CSP70は、青色LED素子20の構成要素であるサファイアガラス21を支持基板として形成されており、サファイアガラス21が固体撮像素子10のカバーガラスを兼ねるように形成されている。

【0063】

強度が高いサファイアガラス21をCSP50の支持基板として用いることにより、カバーガラスの薄膜化と、CSP70全体としての低背化（モジュール小型化）を実現できる。

【0064】

CSP70の固体撮像素子10は、ワイヤ81を介して外部と接続される。CSP70の青色LED素子20に対しては、ワイヤ82, 83を介して電圧が印可される。

10

20

30

40

50

【 0 0 6 5 】

図 8 は、COW製法によるCSP 7 0 の製造工程を説明するための図である。

【 0 0 6 6 】

始めの工程では、同図 A に示されるように、上述した図 4 A 乃至図 4 D の工程により得られる、固体撮像素子 1 0 と一体化させる青色LED素子だけを残した基板を用意する。

【 0 0 6 7 】

上述した工程と並行し、同図 B に示されるように、パッケージ化されていない固体撮像素子 1 0 のチップを用意する。ただし、この固体撮像素子 1 0 には半田ボール 1 6 が形成されていないものとする。

【 0 0 6 8 】

次の工程では、同図 C に示されるように、青色LED素子 2 0 側の基板に固体撮像素子 1 0 のチップを載置してワイヤ 8 1 を接続し、さらに、青色LED素子 2 0 の n 層 2 2 と p 層 2 4 にそれぞれワイヤ 8 2 , 8 3 を接続する。

【 0 0 6 9 】

最後に、固体撮像素子 1 0 が載置された基板を個片化工程によって複数のCSP 7 0 に分断する。この個片化工程については、上述したCSP 3 0 の場合と同様であるので、その説明は省略する。

【 0 0 7 0 】

< 第 4 の実施の形態 >

次に、図 9 は、本開示の第 4 の実施の形態である、COW製法により固体撮像素子と青色LED素子とを一体化したCSPの構成例を示す断面図である。

【 0 0 7 1 】

第 4 の実施の形態であるCSP 9 0 は、複数チップ分の固体撮像素子 1 0 が形成されている基板上に、CSP化されている青色LED素子 2 0 を積載するCOW製法により製造したものである。

【 0 0 7 2 】

CSP 9 0 は、固体撮像素子 1 0 の構成要素であるカバーガラス 1 1 を支持基板として形成されている。

【 0 0 7 3 】

CSP 9 0 の固体撮像素子 1 0 は、半田ボール 1 6 を介して外部と接続される。CSP 9 0 の青色LED素子 2 0 に対しては、半田ボール 2 5 , 2 6 を介して電圧が印可される。

【 0 0 7 4 】

図 1 0 は、COW製法によるCSP 9 0 の製造工程を説明するための図である。

【 0 0 7 5 】

始めの工程では、同図 A に示されるように、複数チップ分の固体撮像素子 1 0 が形成されている基板を用意する。次の工程では、同図 B に示されるように、青色LED素子 2 0 を載置する空間を設けるために、基板上の固体撮像素子 1 0 間の配線層 1 5 などを除去する。

【 0 0 7 6 】

上述した工程と並行し、同図 C に示されるように、CSP化されている青色LED素子 2 0 を用意する。次の工程では、同図 D に示されるように、固体撮像素子 1 0 の基板に開けた空間にCSP化されている青色LED素子 2 0 を載置する。

【 0 0 7 7 】

最後に、青色LED素子 2 0 が載置された基板を個片化工程によって複数のCSP 9 0 に分断する。この個片化工程については、上述したCSP 3 0 の場合と同様であるので、その説明は省略する。

【 0 0 7 8 】

ところで、上述した第 1 乃至第 4 の実施の形態では、固体撮像素子 1 0 と青色LED素子 2 0 が隣接して配置されているために、青色LED素子 2 0 の照射光が固体撮像素子 1 0 に写り込んでしまう事象（以下、迷光と称する）が発生し得る。そこで、この迷光の発生を

10

20

30

40

50

抑止するための構成についても提案する。

【0079】

<第5の実施の形態>

図11は、本開示の第5の実施の形態である、固体撮像素子と青色LED素子とを一体化したCSPの構成例を示す断面図である。

【0080】

第5の実施の形態であるCSP120は、第1の実施の形態であるCSP30の青色LED素子20におけるサファイアガラス21にモスアイ加工部121を追加、形成したものである。

【0081】

モスアイ加工部121は、サファイアガラス21上にn層22を形成する前に、サファイアガラス21に対してエッチングによって形成する。

【0082】

CSP120においては、モスアイ加工部121が形成されていることにより、青色LED素子20から照射される光の指向性を上げることができるので、照射光がチップ内で迷光してしまうことを抑止することができる。

【0083】

なお、CSP120の固体撮像素子10が接するサファイアガラス21にもモスアイ加工を施すようにしてもよい、この場合、固体撮像素子10も受光感度の向上が期待できる。

【0084】

<第6の実施の形態>

図12は、本開示の第6の実施の形態である、固体撮像素子と青色LED素子とを一体化したCSPの構成例を示す断面図である。

【0085】

第6の実施の形態であるCSP130は、第1の実施の形態であるCSP30の固体撮像素子10と青色LED素子20との境界に遮光壁131を追加、形成したものである。

【0086】

遮光壁130は、固体撮像素子10が形成されている基板と張り合わせる前に、青色LED素子20が形成されている基板側に形成する。

【0087】

遮光壁131には、例えば、Al, Au, Co, Ni, Cu, W, Ti等のメタル材料、SiO₂, SiN, SiON等の無機材料、カラーフィルタ等の有機材料、結晶、液晶等の偏光子、またはこれらを組み合わせたものを用いることができる。

【0088】

CSP130においては、遮光壁131が形成されていることにより、青色LED素子20からの照射光が直接的に固体撮像素子10に入射してしまうことを抑止することができる。

【0089】

<第7の実施の形態>

図13は、本開示の第7の実施の形態である、固体撮像素子と青色LED素子とを一体化したCSPの構成例を示す断面図である。

【0090】

第7の実施の形態であるCSP140は、第1の実施の形態であるCSP30の固体撮像素子10と青色LED素子20との境界上層のサファイアガラス21に遮光溝141を追加、形成したものである。

【0091】

遮光溝141の形成は、図4Hに示された個片化前の状態でもよいし、個片化後でもよい。ただし、遮光溝141の加工量(幅および深さ)は、搬送時にサファイアガラス21が割れてしまうリスクと遮光性能のトレードオフとなる。個片化後に遮光溝141を形成する場合には、サファイアガラス21の割れリスクが低くなるので、上述した第6の実施の形態であるCSP130の遮光壁130と併設することができ、遮光壁130と遮光溝1

10

20

30

40

50

4 1 を連続的に形成できる。

【0092】

遮光溝 1 4 1 は、空隙のままでもよいし、上述した第 6 の実施の形態である CSP 1 3 0 の遮光壁 1 3 0 と同様の遮光材料を充填してもよい。

【0093】

CSP 1 4 0 においては、遮光溝 1 4 1 が形成されていることにより、青色 LED 素子 2 0 からの照射光がサファイアガラス 2 1 内で反射して固体撮像素子 1 0 に入射してしまうことを抑止することができる。

【0094】

< 第 8 の実施の形態 >

図 1 4 は、本開示の第 8 の実施の形態である、固体撮像素子と青色 LED 素子とを一体化した CSP の構成例を示す断面図である。

【0095】

第 8 の実施の形態である CSP 1 5 0 は、第 1 の実施の形態である CSP 3 0 に、上述したモスアイ加工部 1 2 1、遮光壁 1 3 1、および遮光溝 1 4 1 を併設したものである。

【0096】

CSP 1 5 0 においては、モスアイ加工部 1 2 1、遮光壁 1 3 1、および遮光溝 1 4 1 が形成されていることにより、チップ内での迷光を抑止することができる。

【0097】

< 変形例 >

図示は省略するが、第 1 乃至第 4 の実施の形態である CSP 3 0, 5 0, 7 0, 9 0 に対しても、上述したモスアイ加工部 1 2 1、遮光壁 1 3 1、または遮光溝 1 4 1 を個別に、あるいはこれらを適宜組み合わせる追加、形成するようにしてもよい。

【0098】

また、上述した第 1 乃至第 8 の実施の形態では、固体撮像素子と一体化する発光素子を青色 LED 素子としたが、青色 LED 素子の代わりに、または青色 LED 素子に追加して、赤外 LED 素子、紫外 LED 素子、レーザー素子等を組合せるようにしてもよい。

【0099】

< 第 1 乃至第 8 の実施の形態の適用例 >

第 1 乃至第 8 の実施の形態である CSP は、様々な電子機器に適用することができる。

【0100】

例えば、医療用途における ICG (Indocyanine green) (蛍光造影法) 観察を行う電子機器に適用できる。ICG 観察では、励起光が 760 nm、蛍光が 850 nm であるので、発光素子には、760 nm の波長の光を出力するものを用いればよい。

【0101】

ICG 観察では、低感度の狭波長帯のため分光リップルが小さいことが望ましい。分光リップルは反射界面の干渉により発生するが、本実施の形態の CSP では分光リップルを大幅に抑制できる。具体的には、例えば、最表面に屈折率 $n=1$ から 1.7 の空気とサファイアガラス 2 1 の中間屈折率の材料を用いて膜厚 $d = \text{波長} / (4 \times \text{屈折率} n)$ となる反射防止膜を設計することで ICG 波長リップルを最小化できる。

【0102】

また、本実施の形態の CSP の場合、従来では固体撮像素子と発光素子とで個別に加工していた反射防止膜を同時に形成できる。

【0103】

次に、図 1 5 は、第 1 乃至第 8 の実施の形態である CSP をカプセル型内視鏡に適用した場合の、該カプセル型内視鏡を用いた患者の体内情報取得システムの概略的な構成例を示している。

【0104】

該体内情報取得システム 3 0 0 0 は、検査時に患者によって飲み込まれるカプセル型内視鏡 3 1 0 0 と、体内情報取得システム 3 0 0 0 の動作を統括的に制御する外部制御装置

10

20

30

40

50

3200から構成される。

【0105】

カプセル型内視鏡3100は、撮像機能および無線通信機能を有し、患者から自然排出されるまでの間、胃や腸等の臓器の内部を蠕動運動等によって移動しつつ、当該臓器の内部の画像（以下、体内画像ともいう）を所定の間隔で順次撮像し、その体内画像についての情報を体外の外部制御装置3200に順次無線送信する。

【0106】

外部制御装置3200は、受信した体内画像についての情報に基づいて、表示装置（図示せず）に当該体内画像を表示するための画像データを生成する。

【0107】

体内情報取得システム3000では、このようにして、カプセル型内視鏡3100が飲み込まれてから排出されるまでの間、患者の体内の様子を撮像した画像を随時得ることができる。

【0108】

カプセル型内視鏡3100と外部制御装置3200の構成および機能について詳述する。

【0109】

カプセル型内視鏡3100は、カプセル型の筐体3101内に、光源部3103、撮像部3105、画像処理部3107、無線通信部3109、給電部3113、電源部3115、状態検出部3117および制御部3119の機能が搭載されて構成される。

【0110】

光源部3103は、撮像部3105の撮像視野に対して光を照射する。撮像部3105は、観察対象である体組織に照射された光の反射光を受光して光電変換することにより、観察光に対応した電気信号、すなわち観察像に対応した画像信号を生成する。撮像部3105によって生成された画像信号は、画像処理部3107に提供される。

【0111】

第1乃至第8の実施の形態であるCSPIは、光源部3103および撮像部3105として利用される。

【0112】

画像処理部3107は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等のプロセッサによって構成され、撮像部3105によって生成された画像信号に対して各種の信号処理を行う。当該信号処理は、画像信号を外部制御装置3200に伝送するための最小限の処理（例えば、画像データの圧縮、フレームレートの変換、データレートの変換および/又はフォーマットの変換等）であってよい。画像処理部3107が必要最小限の処理のみを行うように構成されることにより、当該画像処理部3107を、より小型、より低消費電力で実現することができるため、カプセル型内視鏡3100に好適である。ただし、筐体3101内のスペースや消費電力に余裕がある場合であれば、画像処理部3107において、更なる信号処理（例えば、ノイズ除去処理や他の高画質化処理等）が行われてもよい。

【0113】

画像処理部3107は、信号処理を施した画像信号を、RAWデータとして無線通信部3109に提供する。なお、無線通信部3109は、状態検出部3117によってカプセル型内視鏡3100の状態（動きや姿勢等）についての情報が取得されている場合には、当該情報と紐付けて、画像信号を無線通信部3109に提供してもよい。これにより、画像が撮像された体内における位置や画像の撮像方向等と、撮像画像とを関連付けることができる。

【0114】

無線通信部3109は、外部制御装置3200との間で各種の情報を送受信可能な通信装置によって構成される。当該通信装置は、アンテナ3111と、信号の送受信のための変調処理等を行う処理回路等から構成される。無線通信部3109は、画像処理部310

10

20

30

40

50

7によって信号処理が施された画像信号に対して変調処理等の所定の処理を行い、その画像信号を、アンテナ3111を介して外部制御装置3200に送信する。また、無線通信部3109は、外部制御装置3200から、カプセル型内視鏡3100の駆動制御に関する制御信号を、アンテナ3111を介して受信する。無線通信部3109は、受信した制御信号を制御部3119に提供する。

【0115】

給電部3113は、受電用のアンテナコイル、当該アンテナコイルに発生した電流から電力を再生する電力再生回路、および昇圧回路等から構成される。給電部3113では、いわゆる非接触充電の原理を用いて電力が生成される。具体的には、給電部3113のアンテナコイルに対して外部から所定の周波数の磁界（電磁波）が与えられることにより、当該アンテナコイルに誘導起電力が発生する。当該電磁波は、例えば外部制御装置3200からアンテナ3201を介して送信される搬送波であってよい。当該誘導起電力から電力再生回路によって電力が再生され、昇圧回路においてその電位が適宜調整されることにより、蓄電用の電力が生成される。給電部3113によって生成された電力は、電源部3115に蓄電される。

10

【0116】

電源部3115は、二次電池によって構成され、給電部3113によって生成された電力を蓄電する。ただし、図15では電源部3115からの電力の供給先を示す矢印等の図示を省略している。

【0117】

状態検出部3117は、加速度センサおよび/又はジャイロセンサ等の、カプセル型内視鏡3100の状態を検出するためのセンサから構成される。状態検出部3117は、当該センサによる検出結果から、カプセル型内視鏡3100の状態についての情報を取得することができる。状態検出部3117は、取得したカプセル型内視鏡3100の状態についての情報を、画像処理部3107に提供する。画像処理部3107では、上述したように、当該カプセル型内視鏡3100の状態についての情報が、画像信号と紐付けられ得る。

20

【0118】

制御部3119は、CPU等のプロセッサによって構成され、所定のプログラムに従って動作することによりカプセル型内視鏡3100の動作を統括的に制御する。制御部3119は、光源部3103、撮像部3105、画像処理部3107、無線通信部3109、給電部3113、電源部3115および状態検出部3117の駆動を、外部制御装置3200から送信される制御信号に従って適宜制御することにより、以上説明したような各部における機能を実現させる。

30

【0119】

外部制御装置3200は、CPU、GPU等のプロセッサ、又はプロセッサとメモリ等の記憶素子が混載されたマイコン若しくは制御基板等であり得る。外部制御装置3200は、アンテナ3201を有し、当該アンテナ3201を介して、カプセル型内視鏡3100との間で各種の情報を送受信可能に構成される。

【0120】

具体的には、外部制御装置3200は、カプセル型内視鏡3100の制御部3119に対して制御信号を送信することにより、カプセル型内視鏡3100の動作を制御する。例えば、外部制御装置3200からの制御信号により、光源部3103における観察対象に対する光の照射条件が変更され得る。また、外部制御装置3200からの制御信号により、撮像条件（例えば、撮像部3105におけるフレームレート、露出値等）が変更され得る。また、外部制御装置3200からの制御信号により、画像処理部3107における処理の内容や、無線通信部3109が画像信号を送信する条件（例えば、送信間隔、送信画像数等）が変更されてもよい。

40

【0121】

また、外部制御装置3200は、カプセル型内視鏡3100から送信される画像信号に

50

対して、各種の画像処理を施し、撮像された体内画像を表示装置に表示するための画像データを生成する。当該画像処理としては、例えば現像処理（デモザイク処理）、高画質化処理（帯域強調処理、超解像処理、NR（Noise Reduction）処理および／又は手ブレ補正処理等）、並びに／又は拡大処理（電子ズーム処理）等、各種の公知の信号処理が行われてよい。外部制御装置3200は、表示装置（図示せず）の駆動を制御して、生成した画像データに基づいて撮像された体内画像を表示させる。あるいは、外部制御装置3200は、生成した画像データを記録装置（図示せず）に記録させたり、印刷装置（図示せず）に印刷出力させたりしてもよい。

【0122】

図16は、第1乃至第8の実施の形態であるCSPのその他の適用例を示す図である。

10

【0123】

上述した第1乃至第8の実施の形態であるCSPは、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングする様々なケースに使用することができる。

【0124】

・デジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアコンディショナ等の家電に供される装置

20

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置

・肌を撮影する肌測定器や、頭皮を撮影するマイクروسコープ等の、美容の用に供される装置

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、スポーツの用に供される装置

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置

30

【0125】

なお、本開示の実施の形態は、上述した実施の形態に限定されるものではなく、本開示の要旨を逸脱しない範囲において種々の変更が可能である。

【0126】

本開示は以下のような構成も取ることができる。

(1)

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
を備え、
前記固体撮像素子と前記発光素子が一体化されている
チップサイズパッケージ。

40

(2)

前記固体撮像素子は、
光電変換を行う画素アレイが形成されている第1層と、
前記画素アレイによって変換された画素信号を処理する信号処理回路およびI/O回路
が少なくとも形成されている第2層と
が積層されており、

前記第2層に形成されている前記信号処理回路および前記I/O回路は、前記画素アレイが占める領域から横方向にはみ出すことなく配置されている

前記(1)に記載のチップサイズパッケージ。

50

(3)

前記発光素子は、サファイアガラスを支持基板として形成されている
前記(1)または(2)に記載のチップサイズパッケージ。

(4)

前記サファイアガラスは、前記固体撮像素子のカバーガラスを兼ねる
前記(2)に記載のチップサイズパッケージ。

(5)

複数の前記発光素子が形成されている第 1 基板と、複数の前記固体撮像素子が形成され
ている第 2 基板とがWCSP製法によって貼り合わせた後に個片化されている
前記(1)から(4)のいずれかに記載のチップサイズパッケージ。

10

(6)

複数の前記発光素子が形成されている基板に対してCOW製法によって複数の前記固体撮
像素子が載置された後に個片化されている
前記(1)から(4)のいずれかに記載のチップサイズパッケージ。

(7)

複数の前記発光素子が形成されている基板に対してCOW製法によって載置された前記固
体撮像素子はCSP化されており、
前記CSP化されている固体撮像素子には、接続端子として半田ボールが形成されている
前記(6)に記載のチップサイズパッケージ。

(8)

複数の前記発光素子が形成されている基板に対してCOW製法によって載置された前記固
体撮像素子には、接続端子としてワイヤが接続されている
前記(6)に記載のチップサイズパッケージ。

20

(9)

複数の前記固体撮像素子が形成されている基板に対してCOW製法によって複数の前記発
光素子が載置された後に個片化されている
前記(1)から(4)のいずれかに記載のチップサイズパッケージ。

(1 0)

前記発光素子は、LED素子またはレーザ素子である
前記(1)から(9)のいずれかに記載のチップサイズパッケージ。

30

(1 1)

前記サファイアガラスには、前記発光素子から出力された照射光の指向性を調整するモ
スアイ加工部が形成されている
前記(1)から(1 0)のいずれかに記載のチップサイズパッケージ。

(1 2)

前記発光素子と前記固体撮像素子との境には遮光壁が形成されている
前記(1)から(1 1)のいずれかに記載のチップサイズパッケージ。

(1 3)

前記発光素子と前記固体撮像素子との境に位置する前記サファイアガラスには、遮光溝
が形成されている
前記(1)から(1 2)のいずれかに記載のチップサイズパッケージ。

40

(1 4)

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
を備え、前記固体撮像素子と前記発光素子が一体化されているチップサイズパッケージ
の製造方法において、
複数の前記固体撮像素子が形成されている第 2 基板にシール樹脂を塗布し、
前記シール樹脂を塗布した前記第 2 基板に対して、複数の前記発光素子が形成されてい
る第 1 基板をWCSP製法によって貼り合わせ、
貼り合わされている前記第 1 基板および前記第 2 基板を個片化する

50

製造方法。

(1 5)

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
が一体化されているチップサイズパッケージを
備える電子機器。

(1 6)

入射光に応じた画素信号を生成する固体撮像素子と、
電圧印可された電圧に応じて照射光を出力する発光素子と
が一体化されているチップサイズパッケージを
備える内視鏡。

10

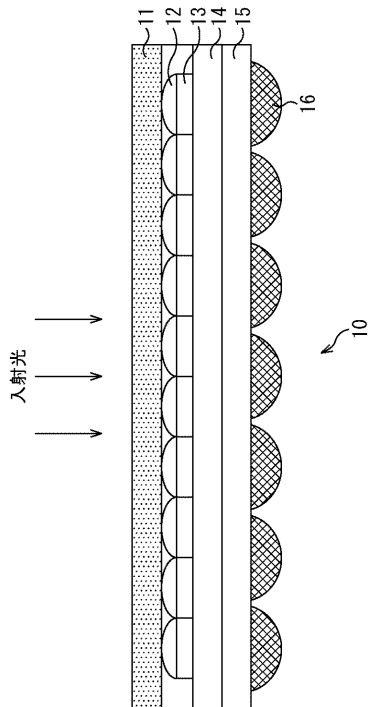
【符号の説明】

【 0 1 2 7 】

1 0 固体撮像素子, 1 1 カバーガラス, 1 2 オンチップレンズ, 1 3 カ
ラーフィルタ, 1 4 PD層, 1 5 配線層, 2 0 青色LED素子, 2 1 サフ
アイアガラス, 2 2 n層, 2 3 発光層, 2 4 p層, 2 5 ワイヤボンド用
パッド, 3 0, 5 0, 7 0, 9 0 CSP, 1 2 0 CSP, 1 2 1 モスアイ加工部,
1 3 0 CSP, 1 3 1 遮光壁, 1 4 0 CSP, 1 4 1 遮光溝, 1 5 0 CSP
, 3 1 0 0 カプセル型内視鏡

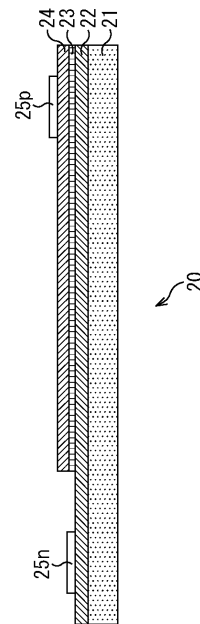
【 図 1 】

FIG. 1

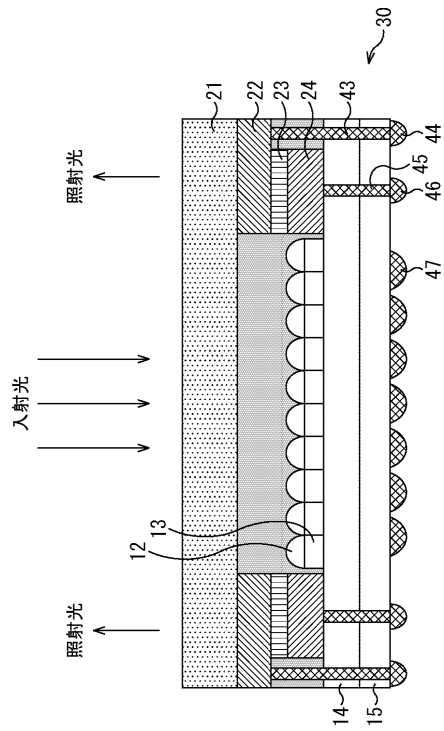


【 図 2 】

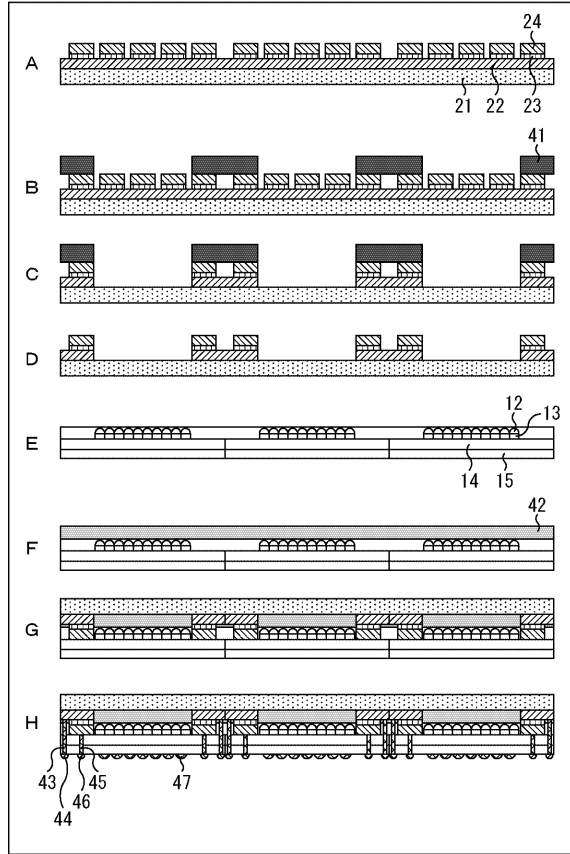
FIG. 2



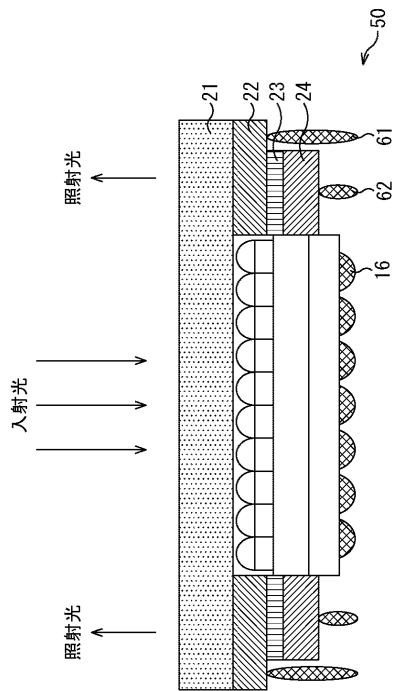
【 図 3 】
FIG. 3



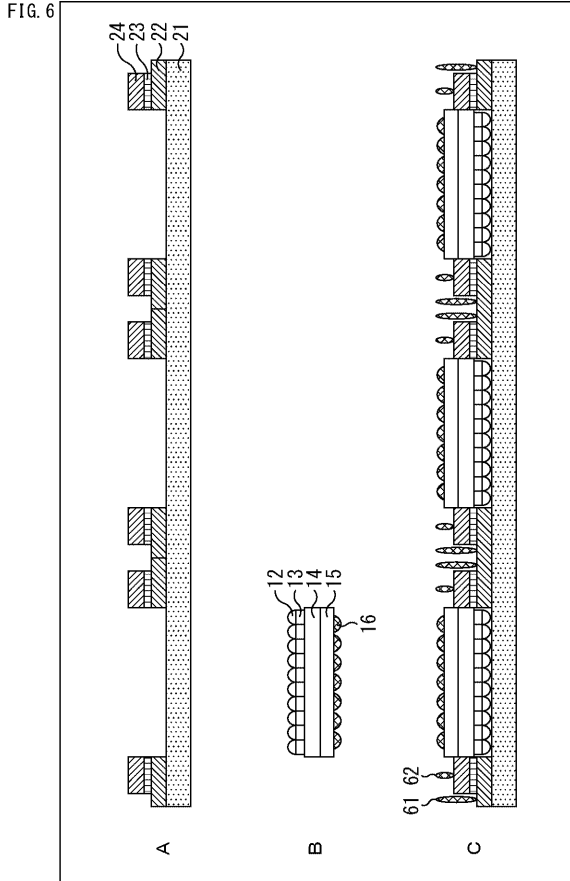
【 図 4 】
FIG. 4



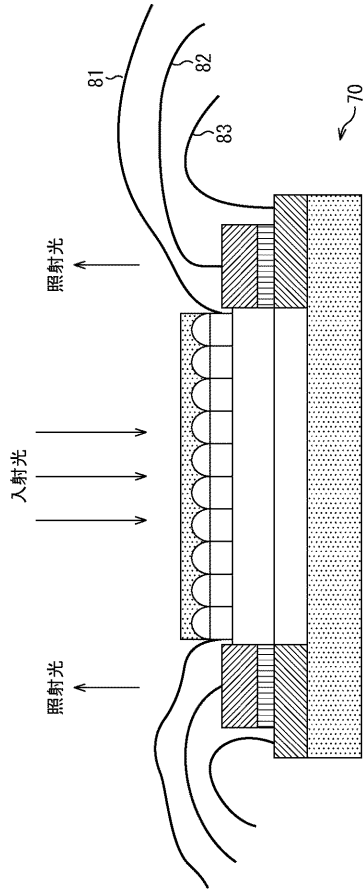
【 図 5 】
FIG. 5



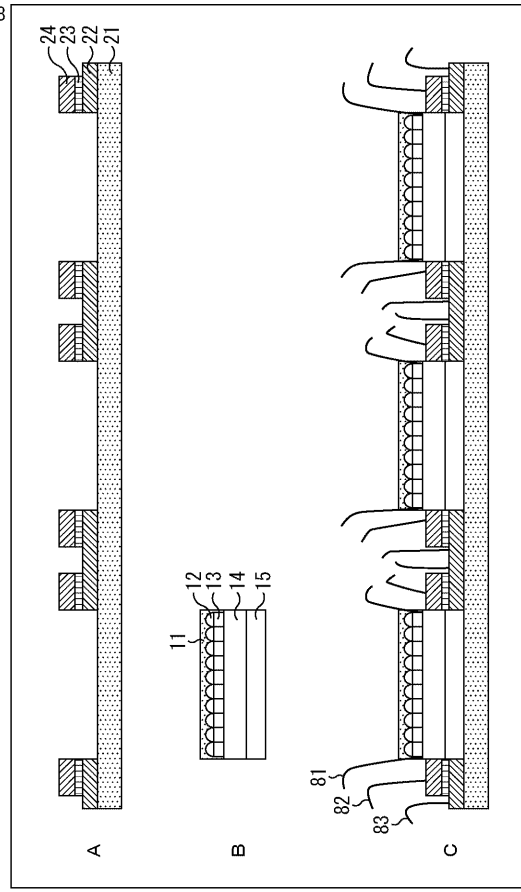
【 図 6 】
FIG. 6



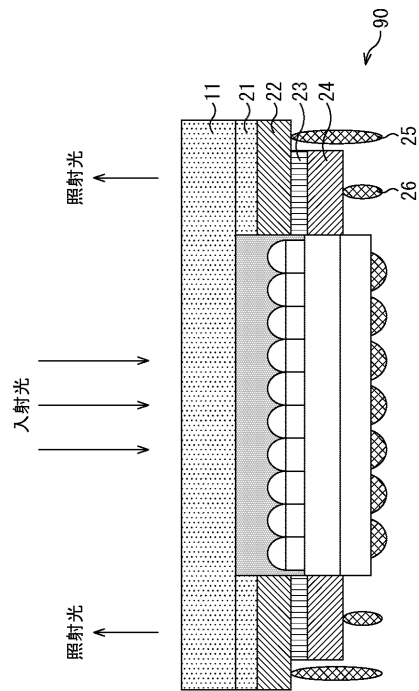
【 図 7 】
FIG. 7



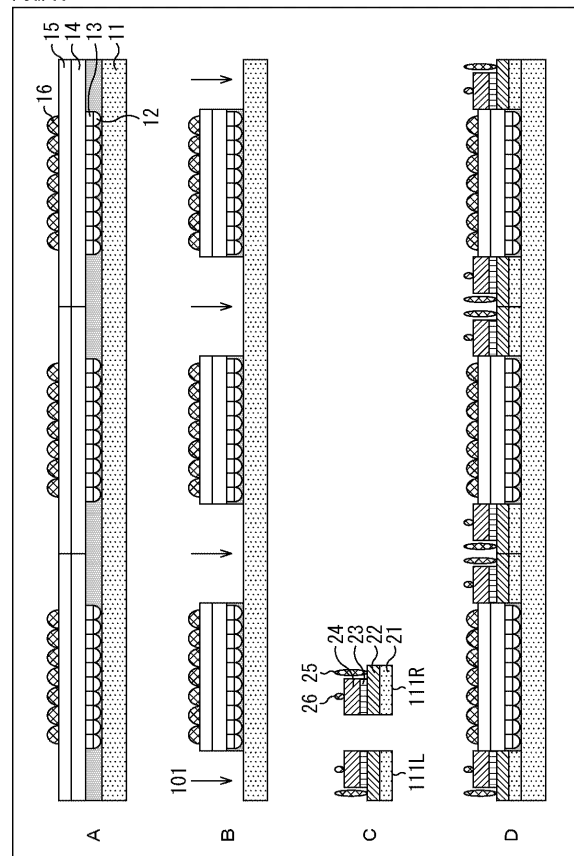
【 図 8 】
FIG. 8



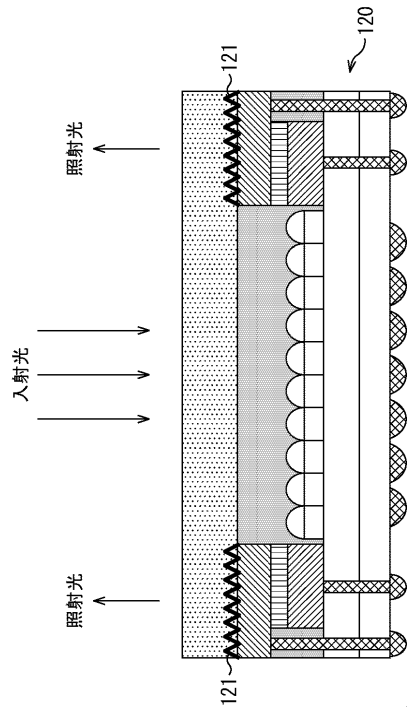
【 図 9 】
FIG. 9



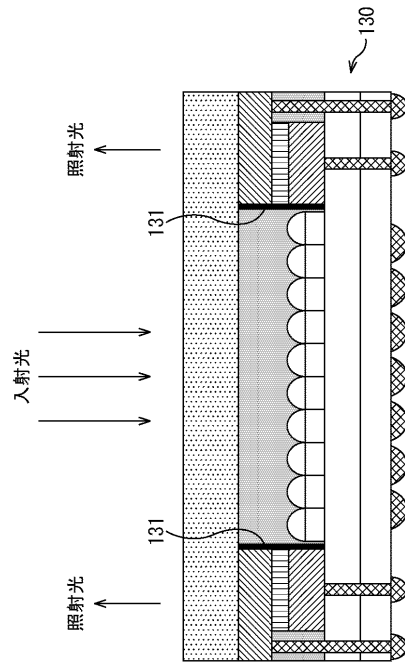
【 図 10 】
FIG. 10



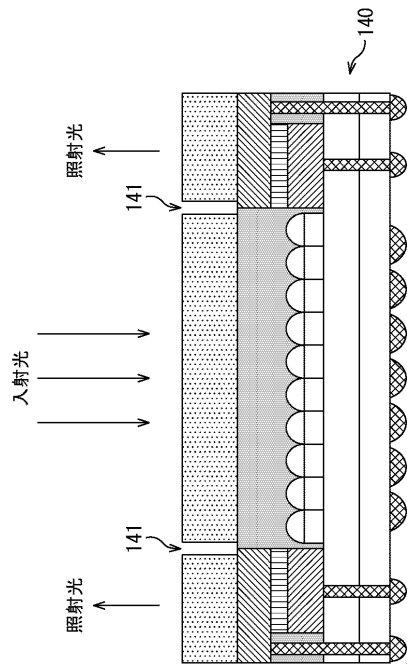
【 図 1 1 】
FIG. 11



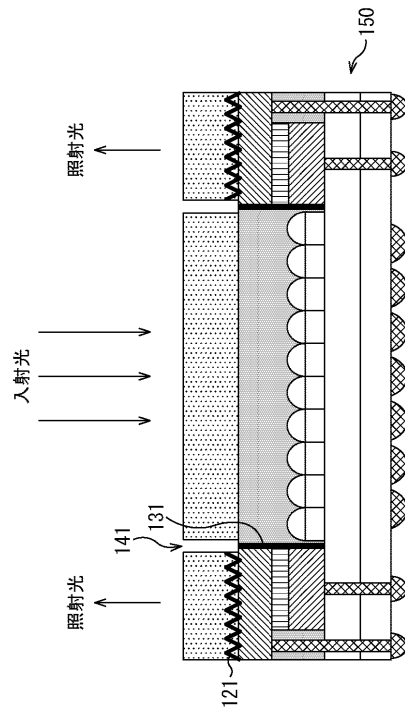
【 図 1 2 】
FIG. 12



【 図 1 3 】
FIG. 13

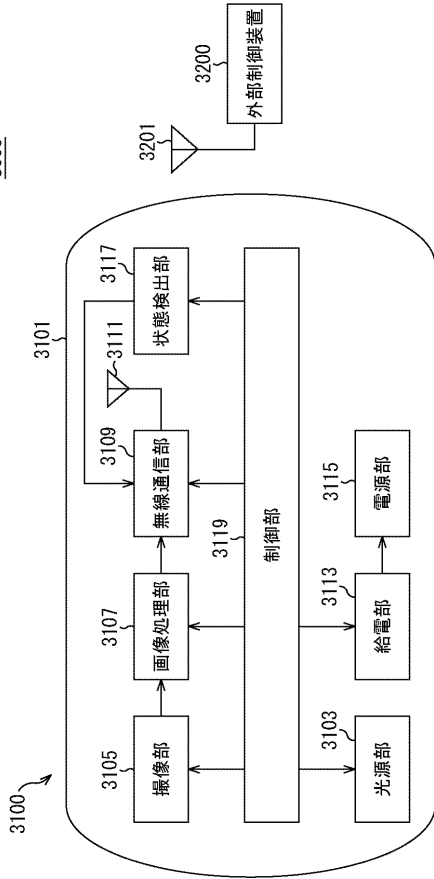


【 図 1 4 】
FIG. 14

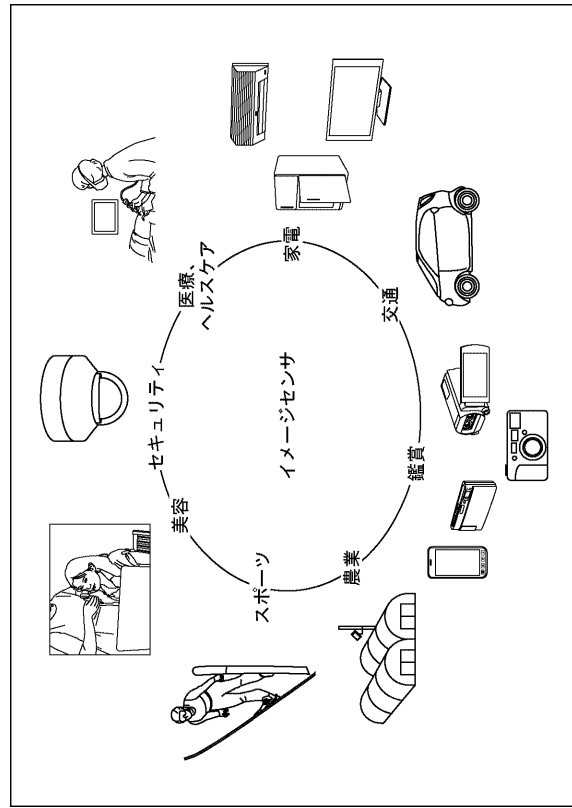


【図 15】
FIG. 15

3000



【図 16】
FIG. 16



フロントページの続き

Fターム(参考) 5C024 AX02 BX02 CY47 EX22 EX25 HX01
5C122 DA26 EA54 EA57 FC06 GE20 GG05 GG17

专利名称(译)	芯片尺寸封装，制造方法，电子设备和内窥镜		
公开(公告)号	JP2017175004A	公开(公告)日	2017-09-28
申请号	JP2016060343	申请日	2016-03-24
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
[标]发明人	榊田佳明		
发明人	榊田 佳明		
IPC分类号	H01L27/14 H04N5/335 H04N5/369 H04N5/225 A61B1/00		
FI分类号	H01L27/14.D H04N5/335 H04N5/335.690 H04N5/225.D A61B1/00.320.B A61B1/00.C A61B1/00.610 A61B1/04.530 H01L27/146.D H04N5/225 H04N5/225.300 H04N5/225.500 H04N5/225.600 H04N5/369		
F-TERM分类号	4C161/DD07 4C161/FF14 4C161/HH55 4C161/PP04 4M118/AA10 4M118/AB01 4M118/BA09 4M118/CA02 4M118/GA02 4M118/GB01 4M118/GB11 4M118/GC08 4M118/GC14 4M118/GD04 4M118/HA02 4M118/HA09 4M118/HA23 4M118/HA30 4M118/HA31 5C024/AX02 5C024/BX02 5C024/CY47 5C024/EX22 5C024/EX25 5C024/HX01 5C122/DA26 5C122/EA54 5C122/EA57 5C122/FC06 5C122/GE20 5C122/GG05 5C122/GG17		
代理人(译)	西川 孝		
外部链接	Espacenet		

摘要(译)

要解决的问题：为了实现其中集成了固态成像器件和发光元件的小芯片尺寸封装。芯片尺寸封装，这是本发明的一个方面包括用于生成对应于入射光的像素信号的固态成像装置，并且根据施加的电压的电压输出的照明光的发光元件，固态成像装置和发光装置集成了光学元件。本公开可以应用于例如小型电子设备，医疗内窥镜等。

FIG. 3

